

---

# **SOC - System On Chip**

BARBIER J.M. - LGT Dumezil - NSI

15 septembre 2025

## Table des matières

|          |  |          |
|----------|--|----------|
| <b>1</b> | <b>Introduction</b>  | <b>2</b> |
| 1.1      | Loi de Moore . . . . .   | 2        |
| 1.2      | Jusqu'en 2018 . . . . .  | 3        |
| 1.3      | Jusqu'en 2025 . . . . .  | 3        |
| 1.4      | Avantages . . . . .  | 3        |
| <b>2</b> | <b>Microcontrôleurs</b>  | <b>4</b> |
| 2.1      | Description . . . . .  | 4        |
| 2.2      | Caractéristiques . . . . .                                       | 4        |
| 2.3      | Exemple . . . . .  | 4        |
| 2.4      | Architecture . . . . .   | 4        |
| 2.5      | Exemples de périphériques . . . . .                              | 5        |
| <b>3</b> | <b>System on Chip (SOC)</b>                                      | <b>5</b> |
| 3.1      | Description . . . . .  | 5        |
| 3.2      | Types . . . . .  | 5        |
| 3.3      | Contenu . . . . .  | 5        |
| 3.4      | Organisation . . . . .   | 6        |
| 3.5      | Avantages et inconvénients . . . . .                             | 6        |
| 3.5.1    | Avantages . . . . .  | 6        |
| 3.5.2    | Inconvénients . . . . .  | 6        |
| <b>4</b> | <b>Applications</b>  | <b>7</b> |
| 4.1      | Secteurs . . . . .   | 7        |
| 4.2      | Applications IOT / Systèmes embarqués / Edge computing . . . . . | 7        |
| 4.3      | Applications mobiles . . . . .                                   | 7        |

Tous les détails et beaucoup plus d'informations sur la source principale de ce cours :

[wikipedia.org/wiki/System\\_on\\_a\\_chip](https://wikipedia.org/wiki/System_on_a_chip)



**FIGURE 1** – Raspberry PI 4

## 1 Introduction

### 1.1 Loi de Moore

Histoire : Gordon E. Moore (cofondateur Intel)

Dans les microprocesseurs, le nombre de transistors sur une puce va doubler tous les deux ans

- Passage de 2250 transistors en 1971 à plusieurs dizaines de milliards actuellement
- Actuellement encore plus ou moins valable (ralentissement depuis 2015)

### 1.2 Jusqu'en 2018

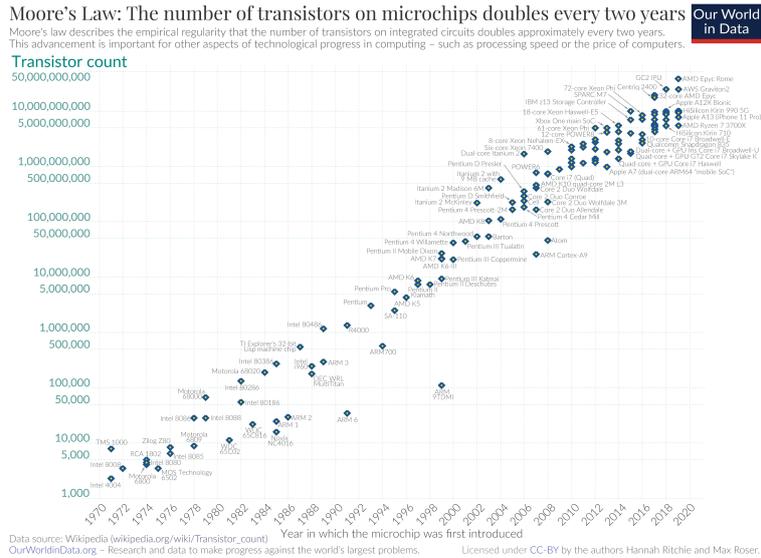


FIGURE 2 – Loi de Moore - 2018

### 1.3 Jusqu'en 2025

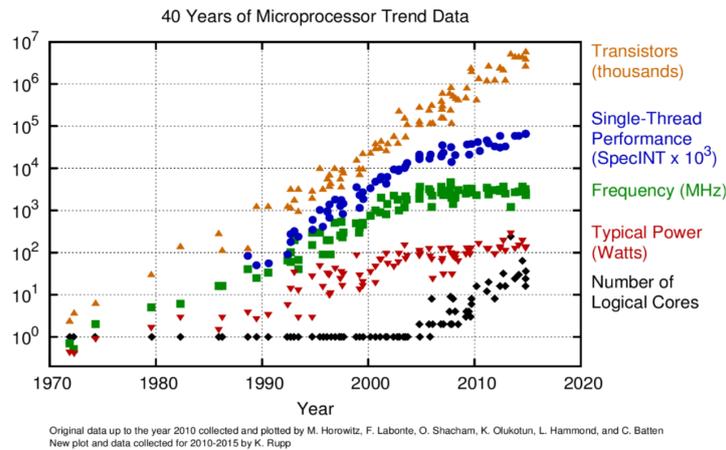


FIGURE 3 – Loi de Moore - 2025

### 1.4 Avantages

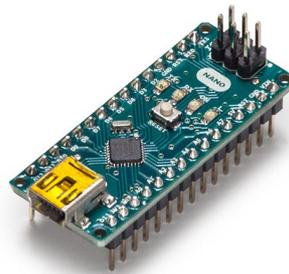
- Taille d'un transistor actuellement : entre 5 nm (M1) / 7 nm (AMD) / 10-14 nm (intel)
- Augmentation fréquence horloge
- Diminution des coûts
- Diminution dissipation thermique
- Intégration de plus de fonctionnalités

## 2 Microcontrôleurs

### 2.1 Description

Regroupent sur une même puce :

- microprocesseur
- mémoire(s)
- ports entrée/sortie
- périphériques
- bus de communication



**FIGURE 4** – Arduino nano

### 2.2 Caractéristiques

- puissance, mémoire & fréquence d’horloge le plus souvent < ordinateurs
- consommation faible
- prix relativement faible
- utilisation dans des systèmes embarqués

### 2.3 Exemple

Régulateur de vitesse d’une voiture :

- récupère la vitesse de la voiture (capteur externe, port d’entrée)
- doit contrôler l’accélération ou le freinage (envoi des ordres à des actionneurs externes, ports de sortie)
- soumis à des contraintes temporelles (temps de réponse)

Autre exemple : machine à laver

### 2.4 Architecture

- applications “temps réel” => pas de système d’exploitation
- composants autonomes : programme en mémoire morte (ROM / EEPROM / FLASH)
- architecture Harvard :

- bus mémoire programme & données séparés
- jeu d'instructions réduit (RISC)

## 2.5 Exemples de périphériques

- timers
- CAN / CNA
- modules de communication

## 3 System on Chip (SOC)

### 3.1 Description

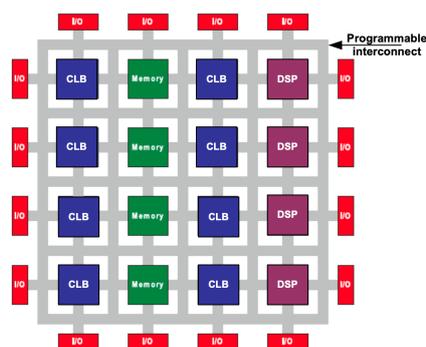
**Définition SOC** : circuit intégré comportant tout ou partie des composants d'un ordinateur.

Au niveau de la quantité de fonctionnalités intégrées directement sur la puce :

Microprocesseur < Microcontrôleur < SOC

### 3.2 Types

- SOC basés sur un microcontrôleur
- SOC basés sur un microprocesseur
- SOC spécialisés (ASICs)
- PSoC : microprocesseur + FPGA (Field Programmable Gate Array)



**FIGURE 5** – FPGA

### 3.3 Contenu

La plupart du temps :

- **CPU**
- **mémoire et/ou contrôleur mémoire** (ROM / RAM - SRAM / DRAM / EEPROM)
- GPU / interface graphique
- stockage secondaire et/ou contrôleur stockage secondaire (EEPROM / Flash)

- ports entrée / sortie (USB, HDD, Ethernet, SPI, HDMI, I2C...)
- fonctions radio (WIFI / BT / NFC)

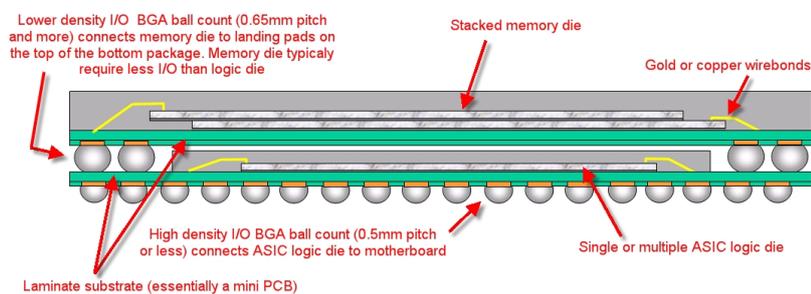
**Peut aussi contenir des fonctionnalité de traitement de signaux plus spécialisés** digitaux, analogiques, mixtes, radio..

### 3.4 Organisation

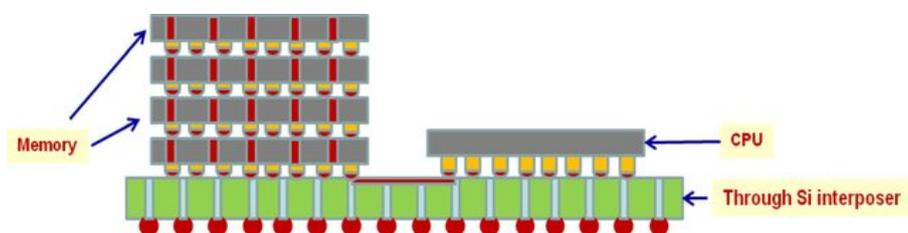
Peut aussi être associé à des composants externes pour

- mémoire (LPDDR : mémoire DDR basse consommation)
- stockage secondaire (eUFS ou eMMC : carte sd)

Les composants externes peuvent être installés au dessus du SOC (POP), ou à côté (2.5D, TSI)



**FIGURE 6** – Package On Package



**FIGURE 7** – 2.5D Through Silicon

### 3.5 Avantages et inconvénients

#### 3.5.1 Avantages

- gain de place
- amélioration des performances
- diminution de la consommation énergétique

#### 3.5.2 Inconvénients

- moins d'évolutivité
- pas remplaçable

## 4 Applications

### 4.1 Secteurs

- mobile computing (ex : smartphones)
- edge computing (ex : reconnaissance faciale, voiture autonome..)
- IOT (Internet of Things : internet des objets / objets connectés...)

### 4.2 Applications IOT / Systèmes embarqués / Edge computing

- systèmes AI
- vision par ordinateur
- collecte, traitement et transmission de données
- ambient intelligence (~ amélioration du quotidien : RFID, BLE, implants, capteurs, ...)

Densité / économies d'énergie / traitements spécialisés et optimisés

### 4.3 Applications mobiles

Téléphones portables & tablettes : performances / économies d'énergie / gain de place

Contient : processeur, mémoires, caches, réseau sans fil, appareil photo, processeur IA...

A cause de la taille des mémoires, mémoire et stockage flash sont souvent déportés (à côté ou au dessus - PoP / TSI)

Exemples ARMv7/8/9 : Samsung Exynos / Qualcomm Snapdragon / Apple Axx